

# FPGA 実装による片側ラドン変換のリアルタイム計算

座光寺正和 平井慎一 (立命館大学)

## Real-Time Computation of One-sided Radon Transform on FPGA's

\*Masakazu ZAKOJI and Shinichi HIRAI (Ritsumeikan University)

**Abstract**— In this paper we will implement one-sided Radon transform on FPGA's. One-sided Radon transform requires much computation time. It is necessary to process within 33ms for real-time computation. Here, we will construct a parallel computation of the one-sided Radon transform and will implement the one-sided Radon transform on FPGA's.

**Key Words:** FPGA, vision, real-time

### 1. はじめに

リアルタイムビジョンを実現しようとする場合、入力信号がビデオ信号であれば、ビデオフレームレート (33ms) 以内に画像処理を終了しなければならない。一般に画像処理アルゴリズムの性能と演算量はトレードオフの関係にあるため、PC による処理では高性能なビジョンアルゴリズムのリアルタイム性を保つことは困難である。これは大量にある画素に対し同じ処理を繰り返し行わなければならないことに原因がある。一方、この処理を並列に行うことができれば高性能なアルゴリズムにおいてもリアルタイム処理が実現できると考えられる。そこで、この並列処理の実現に FPGA を用いる。本研究では最終的に片側ラドン変換を使った物体認識アルゴリズム<sup>1)</sup>を FPGA に実装し、リアルタイムビジョンシステムを構築することを目標としている。

### 2. FPGA ビジョン開発環境

#### 2.1 ビジョンシステム

本研究で使用している FPGA ビジョンシステムを Fig.1 に示す。このビジョンシステムは Xilinx 社の VertexE2000 を搭載した FPGA ボードを中心に、ビデオデコーダ、ビデオエンコーダ、SRAM、PC との通信用に評価用 FPGA ボードを接続したものである。入力のビデオ信号は順次 A/D 変換され中心の FPGA ボードに送られるので、それを想定して回路を実装すれば、FPGA による画像処理が実現できる。なお、すべての回路は入力信号に同期した 24MHz のクロックで動作させている。

#### 2.2 設計環境

通常 FPGA へ実装する回路は HDL で設計を行う。しかし本研究では主に C++ 言語を用いた設計を行っている。これには、SystemCompiler という C++ で記述したソースを HDL へ変換するソフトを使用している。この C++ 言語ベースの設計のメリットとして、高速なシミュレーションが可能であることが挙げられる。画像処理は計算量が多いため、C++ レベルでシミュレーションが可能である点は、シミュレーション時間の短縮とテストパターンを容易に生成できるため、特に有効である。

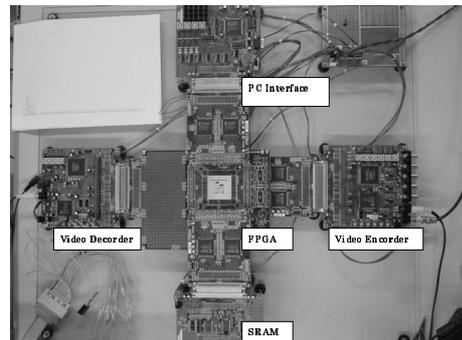


Fig.1 FPGA-based vision system

### 3. 片側ラドン変換

片側ラドン変換はラドン変換の積分路を  $[0, \infty]$  に変更したものである。入力画像を  $g(x, y)$  とすると、片側ラドン変換  $R(\theta, \rho)$  は次式で与えられる。

$$R(\rho, \theta) = \int_0^{\infty} g(\xi \cos \theta - \rho \sin \theta, \xi \sin \theta + \rho \cos \theta) d\xi \quad (1)$$

Fig.2 に示すように  $\theta$  は  $x$  軸からの角度であり、 $\rho$  は原点からの距離である。すなわち、片側ラドン変換では、 $\theta, \rho$  で決まる半直線上で画素値を積分する。この片側ラドン変換の変換結果を用いるビジョンアルゴリズムは、物体の位置・姿勢をロバストに検出可能である。しかし、現在この変換に要する時間は、CPU1.7GHz の PC で約 1400ms である (画像サイズ 256\*256pixel)。リアルタイムビジョンの実現にはすべての処理を 33ms 以内に行う必要があるためこの変換の高速化は必須である。変換自体は各画素に対し独立に行われるため並列性が高い。そこで、この変換を FPGA に実装することで処理の高速化を図る。

### 4. 片側ラドン変換モジュールの設計

片側ラドン変換モジュールの設計とは、(1) 式の計算を行う回路を設計することである。直接 (1) 式を用いて計算すると入力画像の画素へアクセスがランダムになってしまうという問題がある。そこで並列処理に適するように (1) 式を変形した次式を用いて等価な変換

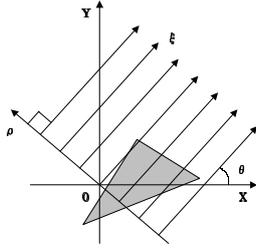


Fig.2 One-sided Radon transform

を行う<sup>2)</sup>。

$$\begin{aligned} \rho &= y \cos \theta - x \sin \theta, \\ \xi &= x \cos \theta + y \sin \theta. \end{aligned} \quad (2)$$

上式により  $x, y, \theta$  から対応する  $\rho, \xi$  を計算する。計算した  $\xi$  の値が正または 0 ならば、 $R(\theta, \rho)$  を画素値  $g(x, y)$  の値だけ増加させる。今回は  $\theta$  を定数としてモジュールを設計した。これにより  $\rho, \xi$  を計算するモジュールを  $\theta$  の分解能に応じて並列に配置することにより変換を実現できる。(2) 式の計算は組み合わせ回路として設計した。各モジュールにはそれぞれ次元のメモリ  $R(\theta_n, \rho)$  が対応する。以上の設計を Fig.3 に示す。ここで、 $g_{out}$  は増加させる値を表す。条件  $\xi \geq 0$  が成り立つときは  $g_{out} = g(x, y)$ 、 $\xi < 0$  のときは  $g_{out} = 0$  である。

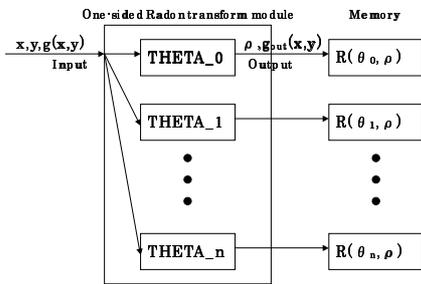


Fig.3 One-sided Radon transform module

## 5. 評価

### 5.1 シミュレーション

設計した片側ラドン変換モジュールを使って PC 上でシミュレーションを行う。設計したモジュールの演算はすべて固定小数点による演算である。本研究の最終的な目的はこの変換結果を使った物体認識アルゴリズムを FPGA に実装することである。必要以上の精度は回路の無駄である。そのため変換結果の精度は後の処理による物体認識に問題が無ければよい。以上を考慮してサイズが  $256 * 256$  (pixel) の画像を通常の変換を行った場合と今回設計したモジュールを使って変換を行った場合を比較する。モジュールの入力信号のビット幅は  $x, y, g(x, y)$  それぞれ 8 ビットである。これを考

慮し、三角関数は 9 ビット (8 ビット + 符号ビット) の精度でシミュレーションを行った。それぞれの変換結果を Fig.4 に示す。結果を見ると、後の物体認識に必要な特徴がしっかり表れており、設計したモジュールによる変換が十分な精度であることが確認できた。

またタイミングシミュレーションの結果は最大動作周波数が約 40MHz となった。これを基に処理時間を計算すると、理論上 1.6ms ほどで処理が可能である。

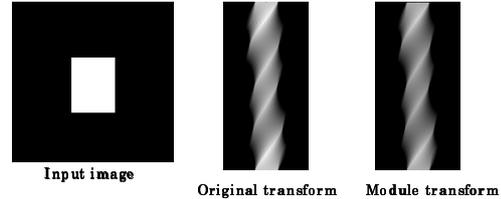


Fig.4 Simulation result

### 5.2 FPGA 実装

設計した片側ラドン変換モジュールを FPGA に実装し、ビデオフレームレートで動作させる。まず始めに動作確認のため  $\theta=0$  のモジュールだけを実装し動作させた。その様子を Fig.5 に示す。変換結果を画面に出力した結果シミュレーションと同じ結果を得ることが出来た。動作は 24MHz のクロックで行っているため、変換時間は 2.7ms ほどであり、PC での処理に比べ大幅な処理速度の向上を実現できた。また、角度分解能は FPGA のゲート数、回路規模や最大遅延等を考慮して決めていく必要がある。

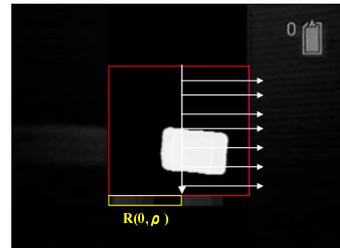


Fig.5 Output of computed transform

## 6. おわりに

片側ラドン変換を FPGA に実装することで大幅な計算時間の向上が図れた。今後は片側ラドン変換を基にしたビジョンアルゴリズムを実装してリアルタイムビジョンシステムの構築を目指す。

### 参考文献

- 坪井・平井：片側ラドン変換を用いたビデオフレームレートでの平面運動計測とその実験的評価；電子情報通信学会情報・システムソサエティ大会 講演論文集, pp.255, 2001
- 座光寺・平井：リアルタイムビジョンのための片側ラドン変換法の並列化；第 19 回日本ロボット学会学術講演会予稿集, pp.301-302, 2001