

可変焦点ミラーを用いた全焦点画像システムの リアルタイム化

CMOS カメラと FPGA による高速ビジョンシステムの構築

玉井俊規† 北川耕平† 平井慎一† 石井明†

立命館大学理工学部 〒525-8577 滋賀県草津市野路東 1-1-1

Email: † rr006006@se.ritsumei.ac.jp

あらまし 可変焦点ミラーを用いてレンズの焦点距離を変化させ、焦点距離の異なる複数枚の画像を獲得し、全焦点画像を生成した。さらに、システムをリアルタイム化するために 1000fps で撮像可能な CMOS カメラと並列処理が可能な FPGA のシステムを提案し、FPGA に実装する画像処理回路のシミュレーションを行った。

キーワード CMOS カメラ, FPGA, 全焦点画像

1 はじめに

電子機器の薄型化, 小型化が進むにつれて高密度実装型対応の半導体パッケージが開発されており, パッケージングに対応し, 検査項目のニーズの多様化が求められている [1].

現在, 半導体の分野では微細な部品の位置決めや検査には顕微鏡や内視鏡のような拡大光学系が用いられている。しかし, この拡大光学系は倍率が高くなるほど被写界深度が浅くなるため, ある奥行きに物体に焦点を合わせると, 異なる奥行きでは焦点が合わなくなる。そのため複雑な 3 次元形状の全ての位置に被写界を合わせることは困難な場合が多く, 全焦点画像を得る機構が必要となる。全焦点画像システムとして, 可変焦点レンズを用いたデジタル顕微鏡システムが報告されている [2]. これは圧電パイモルフを積層したアクチュエータから可変焦点レンズを構成し, 一点比較法を用いて演算の高速化を行っている。

本研究は PZT 積層型アクチュエータを用いた可変焦点ミラー機構を構築している。我々は以前に上記したシステムに CCD カメラを用いて PC 上で全焦点画像を取得できることを示したが, リアルタイム化はできなかった [3]. 解決策として, 画像処理を FPGA で行い, 画像処理の高速化に伴って CMOS カメラを用いた。本報告では CMOS カメラと並列処理が可能な FPGA によるリアルタイムビジョンシステムについて述べる。なお, 本報告では人が動画として認識できる最低ラインとして 100ms をリアルタイムとする。

1.1 システム構成図

Fig1 にシステム構成図を示す。本システムは撮像レンズの後方焦点位置に設置した可変ミラー (以下ミラー) の曲率を変化させることで, 間接的に撮像レンズの焦点距離を変化させ, 複数焦点での撮像を行うものである。ミラーの有効系が絞りとなり, 物体側テレセントリック光学系となっている。そのため, 形状寸法が変化せず, 画像サイズが変わらないため画像合成に有利となる [4].

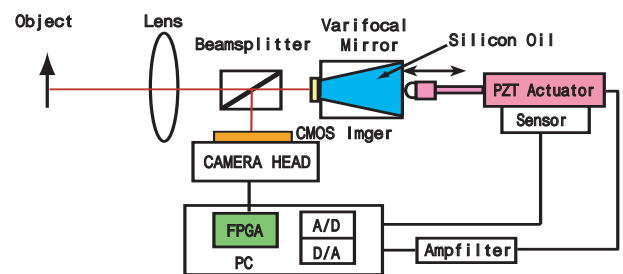


Fig 1: Construction of 3-D Image Acquisition System Using Varifocal Mirror

2 実験装置

2.1 ミラー駆動部

ミラー駆動部はガラス板にアルミを蒸着したものに PZT アクチュエータ (以下 PZT) で負荷をかけること

で、曲率を変化させる。このミラーが歪の少ない球面を形成できるかどうかは画像劣化度合に大きく影響する。ミラーに直接加圧した場合、応力集中が起きミラー曲面が歪に変形してしまう。そのため、ミラーとPZTの間に粘性の低いシリコンオイルを挟むことで均一の力をミラーに負荷できるようにしている。画像のボケを評価する合焦点とPZT移動量の関係をFig.2に示す。直接ミラーに負荷を与えた場合はPZT移動量が0.35mmの時に合焦点は75%を下回っている。しかし、オイルを媒体として挟むことでPZT移動量が0.35mmの時でも合焦点は90%以上を保つことができている。

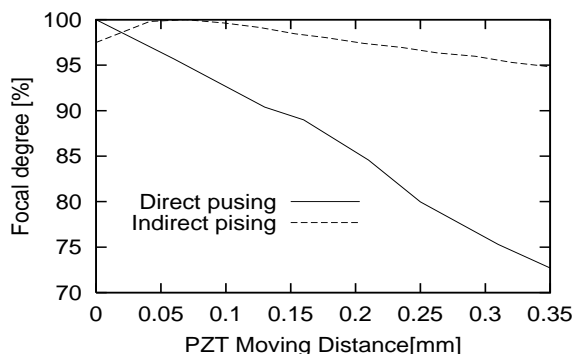


Fig 2: Relation PZT Distance and Focus Degree
タイトルを記入してください

2.2 CMOS カメラ

本研究は画像処理アルゴリズムをFPGAに実装することで100msでの画像生成を目標としている。そのため、画像10枚を処理する場合には画像1枚あたり10msで取得しなければならないため、通常のビデオフレームレートよりも高速で撮影する必要がある。そのため、本システムでは1000fpsで撮像可能なCMOSカメラを用い、画像処理を並列可能なFPGAで行なうことで高速ビジョンシステムを構築している。130万画素500fps CMOS センサ (MI-MV13) を搭載した小型カメラヘッド (ITL-HSC-CH) と PCI 画像取込/処理ボード (ITL-HSC-PCI64) から構成されたシステムにより高速撮影を行う。画像処理を行うための CMOS カメラと FPGA は Fig.2 に示すように、CMOS イメージャ、LVDS と PC64 ボードから構成されている。FPGA である Xilinx 社製 Virtex-2 は PCI64 ボードに実装され、約 600 万システムゲート相当の論理回路を構築できる。CMOS イメージャで撮像された画像は、LVDS を経由

して、PC64 ボード上の FPGA へ転送される。この FPGA 上に画像処理回路を実装する。画像処理回路は、DDR-SDRAM を記憶回路として使用し、フィルタリング処理と合成演算を行う。

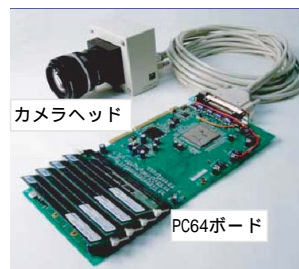


Fig 3: CMOS camera and FPGA board

3 制御

3.1 PZT アクチュエータの制御

PZT 積層型アクチュエータの圧電定数を d 、電界強度を E 、素子 1 枚の厚みを t 、積層枚数を n とする。このとき変位 δ は一般的に

$$\delta = dEtn \quad (1)$$

で求められる。しかし、圧電定数はアクチュエータにかかる電圧により複雑に変化するものであり、一定の値ではない。また、PZT アクチュエータの変位は内部素子が歪むことによって発生する。各素子で応答速度にばらつきがあり、各素子がすべて同様に反応するわけではないので速度制御や加速度制御には向いていない。よって変位を計測し、制御モデルとなる式を求め、それをもとに位置制御を行う。5 秒ごとに 12V 印加電圧を増加させ、最大駆動電圧である 600V まで印加し、各電圧における変位を測定した。PZT アクチュエータへの印加電圧を V としたとき求められた変位 δ の導出式を式 (2) に示す。

$$\delta = 1.262V^3 + 0.00168V^2 + 0.0292V \quad (2)$$

式 (2) の逆関数より、変位 δ に対する印加電圧 V を求める。このとき、CMOS イメージャの最大取得フレームレートから、1ms 以内の収束が望ましいが、使用している PZT 制御用のドライバの応答速度が遅いためにこれを実現することは難しい。そのため、PZT アクチュエータの連続移動中に撮像を行うこととした。CMOS イメージャのシャッタースピードが速いために PZT を駆動させながらの撮像でも、画像のぶれは最小限に抑えられると考えられる。

3.2 制御結果

fig.4 に 20ms で目標値を $40\mu\text{m}$ 変化させた場合の結果を示す．CMOS イメージャの仕様から被写界深度は 0.31mm である．現状では，焦点移動距離は PZT の変位の 20 倍であるので誤差は最大でも $1.5\mu\text{m}$ 以内に収まっている必要がある．fig.4 に示すように最大誤差は $1\mu\text{m}$ 以内に収まっている．なお，振動は機構上オイルのダンピングにより吸収されると考えられる．

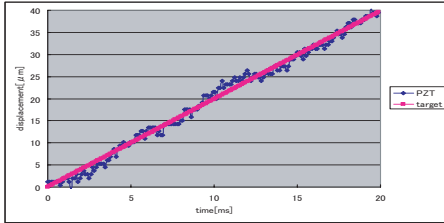


Fig 4: Result of Control of PZT Actuator

4 画像処理

4.1 合焦点

本研究では焦点距離の異なる複数枚の画像から最も焦点が合っている箇所を抜き出し，合成して全焦点画像を取得する．その際，画像のぼけを定量的に判断するために画像の差分をとることで求められる合焦点を用いる．合焦点検出オペレータには様々な提案がなされているが，本研究では比較間隔 2 の 8 近傍変形二次微分フィルタを用いている [5]．合焦点検出オペレータをかけて得られる合焦点は照明などの低周波成分にも反応するためばらつきが大きくなる．そのため，合焦点算出オペレータをかけて得られた画像に 5×5 のマスクから最も高い値を抜き出す Maximum フィルタを施すことで，高周波成分を強調して安定した合焦点を求めている．

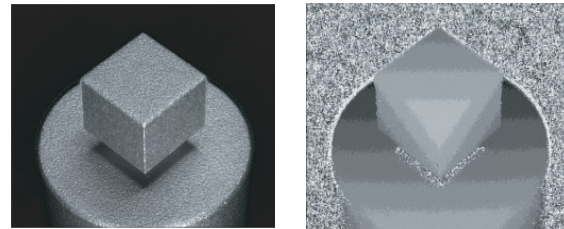
4.2 画像合成方法

本節では全焦点画像作成のための合成方法について述べる．前節に述べたように PZT の移動量が一定であれば 10 枚の画像を撮像する範囲内では PZT とカメラは同期をとる必要がない．したがって，撮像の開始以外は独立に動作してる．

1. 取得した一枚目の原画像に対して，フィルタリング処理を行い，合焦点を算出する

2. ステップ 2 と同様に，二枚目の原画像を取得し，合焦点を算出する
3. ステップ 1,2 で得られた合焦点をピクセルごとと比較し，値の高い方の原画像の輝度値を全焦点画像の輝度値として合成する
4. 手順 1 から手順 3 を繰り返して，10 枚の画像を合成する

全焦点画像の画質と距離の情報は画像取得枚数によって決まるため，PZT の分解能に依存する．ソフトウェア (C 言語) で焦点距離の異なる画像 (1280×1024) 10 枚から生成した全焦点画像を Fig.6(a) に，距離画像を Fig.6(b) に示す．画像生成には Pentium3(1G) で 304s を要した．



(a) All focus Image (b) 3-D Image

Fig 5: All focus Image and 3-D Image by C-Language

5 回路設計

画像処理アルゴリズムを FPGA に実装するため回路設計を行う．設計にはハードウェア言語である Verilog HDL を用いた．設計した各モジュールを組み合わせた回路構成図を Fig7 に示す．

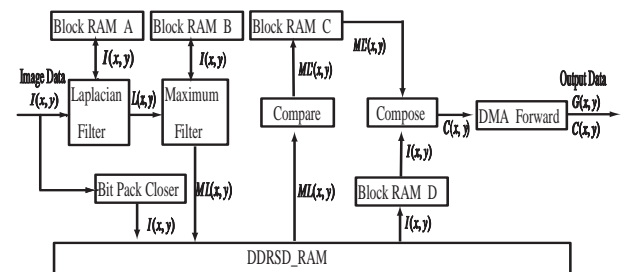


Fig 6: Circuit Composition chart

5.1 ビット詰めモジュール

ビット詰めモジュールは CMOS カメラから得られた画像データを DDR-SDRAM に効率よく格納する

るためにビット詰め処理を行う。カメラからの画像データは 100bit(10pixel 分) で送信されてくる。一方、DDR-SDRAM では 128bit で書き込み可能であるため、100bit のデータを 128bit にするためにビット詰めを行う。

5.2 8 近傍変形二次微分フィルタモジュール

比較間隔 2 の 8 近傍変形二次微分フィルタは値を算出するのに注目画素とその周辺 8 画素分のデータを必要とする。そのため、マスク処理に必要なデータを Dual Port RAM に格納する。マスク処理に必要な下段部分のデータが転送されてきたら Dual Port RAM からデータを読み出し、値を算出する。データを格納する Dual Port RAM を列ごとに 5 つ並列して用いることにより画像データの入力に合わせて値を算出する。

5.3 Maximum フィルタモジュール

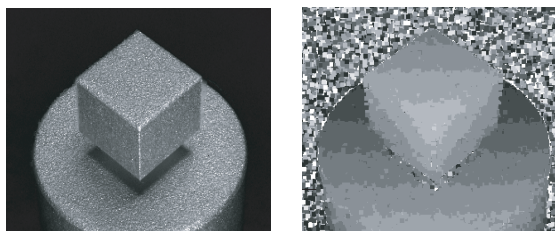
Maximum フィルタモジュールは 5×5 のマスクから値の一番高い値を抜き出す処理を行う。ここでも 8 近傍変形二次微分フィルタモジュール同様に、1 列ごとに Dual Port RAM を 5 つ並列して用いることによりデータ入力に合わせて値を算出する。

5.4 合焦度比較，合成モジュール

合焦度比較，合成モジュールは原画像 1 と原画像 2(合成画像)の合焦度を比較して，合焦度の高い方の原画像における輝度値を全焦点の輝度値として合成していくモジュールである。画像 2 枚分のフィルタリングデータと 2 枚分の原画像データを DDR SDRAM から読み出し Dual Port RAM に格納する。フィルタリングデータから原画像 1 と原画像 2 のどちらの値を参照するかを示すデータを作成し，画像を合成する。

6 シミュレーション結果

本報告では設計した回路は DMA 転送における SW との同期が取れていないために未実装であるのでシミュレーション結果のみを報告する。今回のシミュレーション結果から 10 枚の画像合成における見積み処理時間は 78.1ms であった。全焦点画像 1 枚につき 33ms に表示は困難であるが 99ms に 1 枚の画像表示は可能であると考えられる。シミュレーション結果を C 言語にて再構築した全焦点画像を Fig.8(a) に，距離画像を Fig.8(b) に示す。



(a) All focus Image (b) 3-D Image

Fig 7: All focus Image and 3-D Image by Verilog

7 おわりに

全焦点画像生成システムとアルゴリズムを述べた。さらに，システムのリアルタイム化のための回路構成とシミュレーションをおこなった。

今回のシミュレーションでは主に DDR-SDRAM のデータ書き込み，および読み込みに時間がかかるため見積み処理時間が大きくなってしまった。今後，読み出しの限定機能などを加え，さらなる高速化を図りたい。また，GUI などを含めた SW と HW の協調検証を行い，設計した回路実装し，リアルタイムビジョンシステムを構築する。

参考文献

- [1] Caracappa A E: 2D vision inspection requirements for chip scale packages; Proc Tech Program Natl Electron Packag Prod Conf, Vol.1998, No. West Vol.3, pp.1259-1263, 1998.
- [2] Takashi Kaneko, Naoki Mitsumoto, Nobuki Kawahara: 可変焦点レンズを用いたデジタル全焦点顕微システム; デンソーテクニカルレビュー, Vol.5, No1, pp27-31, 2000.
- [3] 玉井俊規, 北川耕平, 平井慎一, 石井明: 流体圧力を用いた可変焦点ミラーの球面形状制御; 計測自動制御学会システムインテグレーション部門学術講演会, pp.184-185, 2004.
- [4] Akira Ishii, Susumu Sugiyama, Junichi Sakai, Shinichi Hirai, and Toshinori Ochi: Constant-manification focusing using a varifocal mirror and its application to 3-D imaging ; Proc. of SPIE, Vol.4902, pp.238-245, 2002.
- [5] S.K Nayer and Y.Nakagawa: Shape From Focus; IEEE Trans. Patter Analysis and Machine Intell, Vol.16, No8, pp.824-831, 1994.