マッチトフィルタを基にした 平面運動検出アルゴリズムのFPGA実装

山本 真也† 平井 慎一‡
†グローリー工業 ‡立命館大学

FPGA Implementation of Vision Algorithm based on Matched Filtering

Shinya Yamamoto† and Shinich Hirai‡
†Glory Co.Ltd, ‡Ritsumeikan Univ.

Abstract - *We describe the implementation of a vision algorithm based on matched filtering on an FPGA. Detection of a template image in an input image must be performed in realtime and robustly against occlusion and change of illuination. Vision algorithm based on matched filtering can perform the detection robustly but requires much computation time for 2D FFT and polar transformation. In this report, we will implement the algorithm on an FPGA so that the detection is performed in realtime and robustly.*
keywords: vision, FPGA, matched filter, detection, robustness

1. はじめに

画像照合は，印鑑照合やサイン照合などのセキュリティ，指紋照合や虹彩照合などのバイオメトリクス，製品検査や物体ハンドリングなどのマニュファクチャリングを始めとして，様々な分野で基礎となる操作である．画像照合に関しては，正規化相関関数法，マッチトフィルタ法[1]，位相限定相関法[2]，ハフフーリエ変換法[3]，一般化ハフ変換法[4]など，従来より多くのアルゴリズムが提案されてきた．一般に，これらのアルゴリズムは計算量が多く，ビデオフレームレートで画像照合を行うことは困難であった．画像照合アルゴリズムをビデオフレームレートで実行するひとつの手法は，アルゴリズムをVLSI化することである．正規化相関関数法は，並進移動のみを対象とし，並進移動と回転移動を扱う他の手法と比較すると，比較的処理が単純である．また，正規化相関関数における演算は，画像圧縮などでも用いられるため，汎用性が高い．このような理由から，正規化相関法に関しては，いち早くVLSI化が行われたが，並進移動と回転移動を検出できる他の手法に関しては，VLSI化の試みが遅れている．

マッチトフィルタ法は，画像内で平面運動物体の位置と姿勢を検出することが可能である．この手法は，照明変動や他物体との干渉に対してロバストであり，安定な検出が可能である一方，二次元フーリエ変換や極座標変換等，計算量の多い処理から成っている．そこで本発表では，マッチトフィルタ法をFPGA上に実装し，リアルタイム性とロバスト性の双方を満たすビジョンシステムを構築した結果を報告する．

2. ロバストな画像照合

画像照合では，参照画像で与えられた二次元パターンを，入力画像内で探索し，二次元パターンの位置と姿勢を求める．Fig. 1-(a)に参照画像の例，Fig. 1-(b)に入力画像の例を示す．参照画像は菓子袋である．入力画像内の四角形は，菓子袋の位置と姿勢を求めた結果を表す．入力画像には，様々な外乱が入る．外乱の例として，Fig. 1-(c)に示すオクルージョン，Fig. 1-(d)に示す変形，Fig. 1-(e)に示す照明変動，Fig. 1-(f)に示すハレーションが挙げられる．画像照合手法は，このような外乱に対してロバストに，二次元パターンの位置と姿勢を求める必要がある．Fig. 1-(c)から(f)に示す四角形は，FPGA上に実装したマッチトフィルタ法により，菓子袋の位置と姿勢を求めた結果を表す．図に示すように，様々な外乱に対してロバストに，画像照合が実現できている．以上の画像照合は，ビデオフレームレートで実行されている．

3. マッチトフィルタによる平面運動の検出

本節では，マッチトフィルタ法により画像の平面運動，すなわち回転変位と位置変位を求める手法を述べる．画像に座標系$O-xy$を設定し，点(x,y)における画素値を$g(x,y)$で表す．画像$g(x,y)$の2次元フーリエ変換を$G(\xi,\eta)$で表す．すなわち，

$$G(\xi,\eta)=\mathcal{F}[g](\xi,\eta)=\iint g(x,y)e^{-i(x\xi+y\eta)}\,\mathrm{d}x\,\mathrm{d}y.$$

2次元フーリエ変換を$G(\xi,\eta)$の絶対値，すなわちパワースペクトルを$|G|(\xi,\eta)$で，2次元フーリエ変換を$G(\xi,\eta)$の位相，すなわちパワースペクトルを$\mathrm{Arg}\,G(\xi,\eta)$で表す．すなわち，

$$G(\xi,\eta)=|G|(\xi,\eta)\ \ \mathrm{Arg}\,G(\xi,\eta)$$

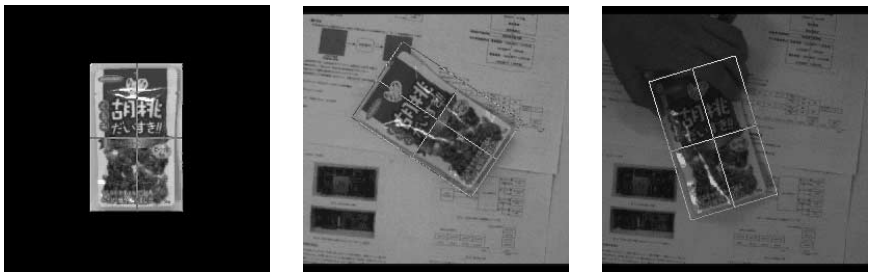
ただし，$|\mathrm{Arg}\,G(\xi,\eta)|=1$である．パワースペクトル$|G|(\xi,\eta)$の極座標変換を，$P(r,\theta)$で表す．すなわち，

$$P(r,\theta)=|G|(r\cos\theta,r\sin\theta).$$

参照画像をg_{ref}，入力画像をg_{inp}で表す．回転変位αと並進変位(x_0,y_0)を参照画像に与えると，入力画像と一致すると仮定する．参照画像のフーリエ変換，パワースペクトル，位相スペクトルをG_{ref}，$|G_{ref}|$，$\mathrm{Arg}G_{ref}$，入力画像のフーリエ変換，パワースペクトル，位相スペクトルをG_{inp}，$|G_{inp}|$，$\mathrm{Arg}\,G_{inp}$で表す．このとき，参照画像と入力画像のパワースペクトルの間には，次の関係が成り立つ．

$$|G_{ref}|(C_\alpha\xi+S_\alpha\eta,-S_\alpha\xi+C_\alpha\eta)=|G_{inp}|(\xi,\eta).$$

ここで，$C_\alpha=\cos\alpha$，$S_\alpha=\sin\alpha$と略記した．上式は，参照画像のパワースペクトルを角度α回転させる



(a) template image (b) input image (c) occlusion

(d) deformation (e) illumination change (f) halation

Fig.1: Robust image matching

と，入力画像に一致することを意味する．位相スペクトル $\mathrm{Arg}G_{ref}$，$\mathrm{Arg}G_{inp}$ の極座標変換を P_{ref}，P_{inp} で表すと，

$$P_{ref}(r,\theta-\alpha)=P_{inp}(r,\theta)\quad\forall r,\theta.$$

したがって，極座標変換 P_{ref}，P_{inp} に対して，θ 方向の一次元マッチングを行うことにより，回転変位 α を求めることができる．

Fig. 2に，回転変位を求める過程を示す．Fig. 2-(a) に示す参照画像と，Fig. 2-(b) に示す入力画像のパワースペクトルを，Fig. 2-(c) に示す．画像の中心が $(\xi,\eta)=(0,0)$ に対応する．参照画像のパワースペクトルを中心まわりに回転させると，入力画像のパワースペクトルに一致する．このときの角度が，回転変位である．パワースペクトルの極座標変換を，Fig. 2-(d) に示す．縦軸が距離 r，横軸が角度 θ を表す．参照画像に対する極座標変換を横軸に沿って移動させると，入力画像に対する極座標変換に一致する．このときの移動量が，回転変位である．

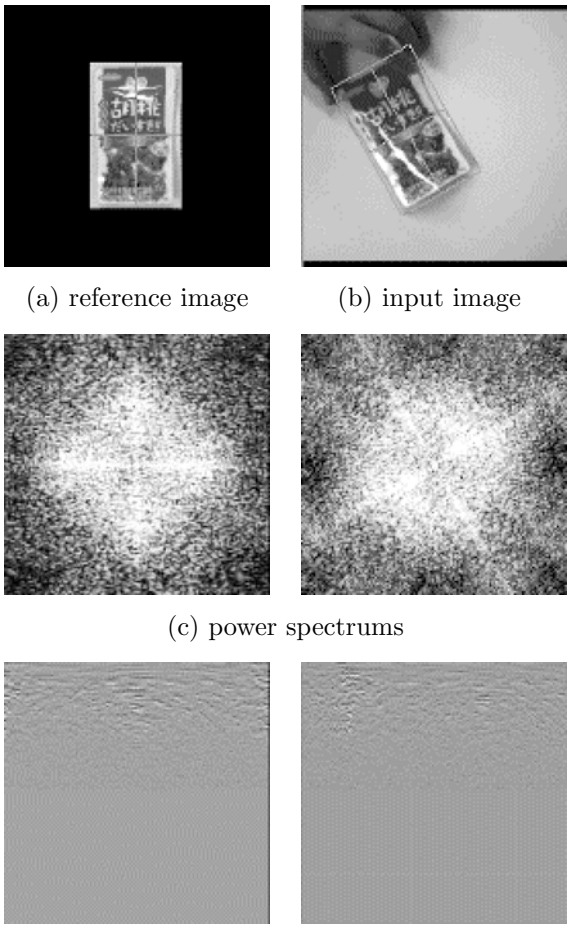
回転変位を求めた後に，並進変位を求める．入力画像のフーリエ変換 G_{inp} を角度 $-\alpha$ 回転させた変換を，G_{inp}^{rot} で表す．フーリエ変換 G_{inp}^{rev} は，入力画像を角度 $-\alpha$ 回転させた画像のフーリエ変換に一致する．すなわち，フーリエ変換 G_{inp}^{rev} は，参照画像 g_{ref} を (x_0,y_0) 並進移動させた画像のフーリエ変換である．したがって，

$$G_{inp}^{ref}(\xi,\eta)=e^{-i(x_0\xi+y_0\eta)}G_{ref}(\xi,\eta).$$

商 G_{inp}^{ref}/G_{ref} を求め，逆フーリエ変換すると，次式が得られる．

$$\delta(x-x_0,y-y_0)=\mathcal{F}^{-1}\left[\frac{G_{inp}^{ref}}{G_{ref}}\right].$$

ここで，δ はデルタ関数，$\mathcal{F}^{-1}$ は逆フーリエ変換を表す．上式は，商の逆フーリエ変換が，$(x,y)=(x_0,y_0)$ でピークを持つことを意味する．したがって，商を逆



(a) reference image (b) input image

(c) power spectrums

(d) polar transforms

Fig.2: Detection of rotation

フーリエ変換し，最大値を探索することにより，並進移動量(x_0, y_0)を求めることができる．

4. マッチトフィルタ法のFPGA実装

本節では，マッチトフィルタ法をFPGAに実装する手法と実装した結果を述べる．

ハードウェア　Fig. 3-(a)に示すALPHA DATA Parallel Systems社製FPGAボード ADM-XRC に，マッチトフィルタ法を実装した．本ボードは，Xilinx 社製FPGA Virtex2000-E-6，外部ZBT SSRAM(Zero Bus Turnaround Synchronous Static RAM)，PCIコントローラ，プログラマブルクロックジェネレータ等から成る．Virtex2000-E-6 は，約200万システムゲートを有するFPGA である．ZBT SSRAMとは，書き込みと読み出しの切り替えを，ウェイトを入れることなく行うことが可能な同期スタティックRAMである．本ボードは，2MB(512K*36bit)のZBT SSRAMを4系統搭載している．また，クロックジェネレータを2系統有する．PCからボードを制御するためのドライバとSDKを用いることにより，PCからPCIバス経由でFPGAをコンフィギュレーションすること，PCとFPGA間でデータを転送することができる．画像のキャプチャリングは，Fig. 3-(b)に示すMatrox社製画像取込ボードMeteor II/MC が行う．画像取込ボードでキャプチャリングされた画像データは，PCI バスを通してFPGAボードに送られる．

(a) FPGA board ADM-XRC

(b) Image capture board Meteor II/MC

Fig.3: Hardware to implement vision algorithm

ソフトウェア　本研究では回路記述に，Celoxica社製のロジック記述用C言語 Handel-C を導入した．Handel-Cは，ハードウェア設計用にANSI-Cを拡張した言語である．Handel-Cでは，ANSI-Cの構文に，並行プロセスを記述するpar，並行プロセス間の入出力チャネルを記述する!や?，ビット演算子等が追加され，並列処理，パイプライン処理，ビット操作等を記述することができる．代入処理の記述に対してフリップフロップが生成され，クロックバウンダリが生成される．結果として，サイクルアキュレートな記述となり，動作タイミングを正確に予測することができる．マッチトフィルタ法のロジック設計では，Handel-C 言語の統合開発環境であるDK1を用いた．

マッチトフィルタ法のFPGA実装においてデータ型は，実部16bitと虚部16bitから成る32bit固定小数点複素数を用いた．ただし，入力画像のみは8bitである．マッチトフィルタ法を高速で実行するためには，アルゴリズムの並列処理とパイプライン処理，ハードIPコアの利用が有効である．また，ADM-XRCの4個の外部ZBT SSRAMは独立なアクセスが可能であり，同一クロック内で各々のRAMに対してデータの読み出しと書き込みを行うことで，メモリアクセスを高速化することができる．これらの高速化手法は，すべてHandel-Cで記述した．

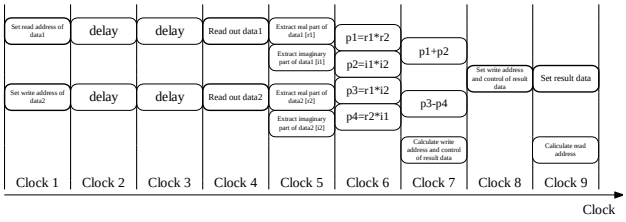


Fig.4: Example of pipelined memory access and computation

2つの外部RAMに別々に保存されている2つの2次元複素数データの乗算を行い，その結果を3番目の外部RAMに書き込むという処理を，高速化した例をあげる．Fig. 4に，クロックと処理内容の関係を示す．この例では，並列処理とパイプライン処理を行うとともに，メモリアクセスと配線遅延を適切に制御している．図に示すように，処理開始から9クロック目で最初の演算結果を外部RAMに対して書き込み，以降1クロック毎に演算結果を外部RAM に対して書き込む．今回の設計では，縦256点・横256点のデータの1行単位でパイプライン処理を行っており，1行の処理に要するクロック数は，256+8=264 クロックである．パイプライン化を行わなければ，1行の処理に256x9=2,304クロックが必要である．

ロジックの生成には，DK1 version 1.1と，Foundation ISE 4.2を用いた．ロジック生成の際のPERIOD制約として50MHz動作に要求される20nsを指定した．また，外部RAM素子の動作タイミングとFPGA-RAM間の配線遅延を考慮し，OFFSET IN BEFORE制約に11.0ns，OFFSET OUT BEFORE制約に3.0nsを指定した．配置配線の結果，これらの制約は満たされていたので，マッチングモジュールと外部RAMを50MHzで駆動できることが，worst caseにおいて保証された．また，マッチングモジュールの動作周波数を上げていった際に，同一テスト入力データに対して途中経過・出力結果の変化及び動作異常が無いことを確認することにより，実動作の最高周波数を求めた．その結果，実動作の最高周波数は，約62MHzであった．FPGAの全19,200スライスの内，7,005スライスを消費し，使用率は約36%であった．

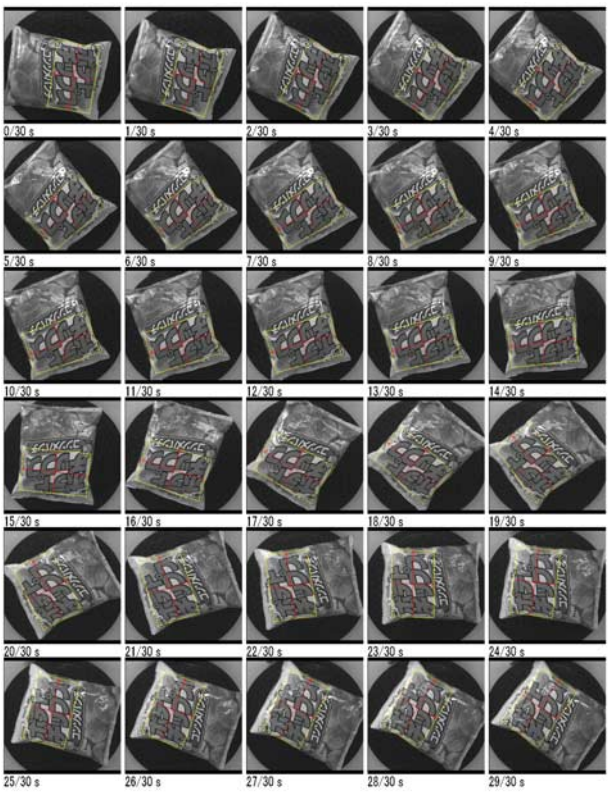
5. 実験による評価

本節では，FPGA上に実装したマッチトフィルタ法の性能を，実験的に評価した結果を述べる．ビデオフレームレートでのトラッキングを実現するためには，入力画像の転送とマッチングのすべてを33msec以内に行う必要がある．そのため，画像取込ボードからFPGAボードへDMAによりデータを転送し，60MHzでFPGA を駆動した．すなわち，FPGA上でのマッチトフィルタ法の処理時間は，約27msecに相当する．PCへの画像取込においては，ダブルバッファリングを用いて，画像取込と画像処理を並列に実行した．

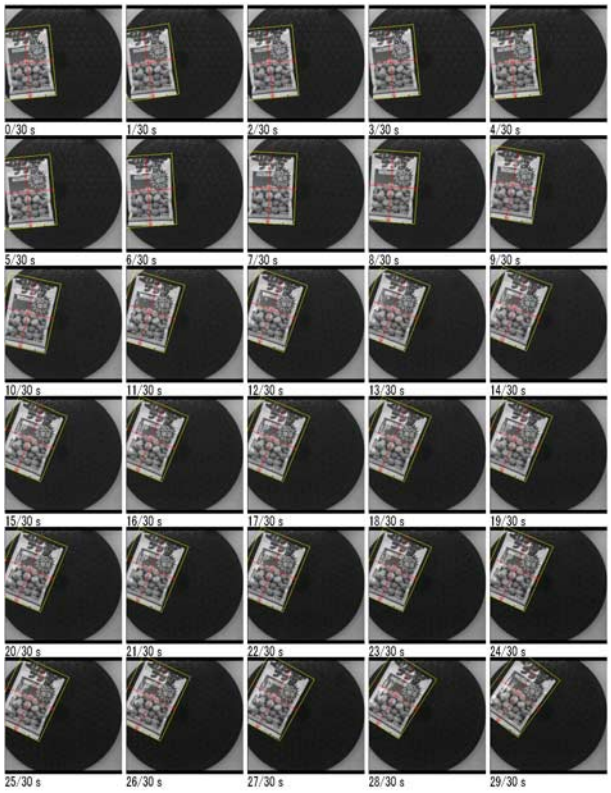
実験においては，対象物体をターンテーブル上で回転させる．回転している対象物体をターンテーブル上方から撮影し，ビデオフレームレートで画像を入力し，FPGA上に実装したマッチトフィルタ法により位置と姿勢を計算した．実験に用いた参照画像を，Fig. 5-(a), (b)に示す．Fig. 5-(a)に示す参照画像に対してトラッキングを行った結果を，Fig. 5-(c)に示す．ビデオフレー

(a)

(b)



(c)



(d)

Fig.5: Experimental results of realtime tracking

ムレートで行ったトラッキングの結果を，ビデオフレームレートで表示している．Fig. 5-(b) に示す参照画像に対してトラッキングを行った結果を，Fig. 5-(d) に示す．ビデオフレームレートで行ったトラッキングの結果を，ビデオフレームレートで表示している．図に示すように，二つの参照画像を，正確にトラッキングしている．

6. おわりに

本報告では，マッチトフィルタ法を FPGA 上に実装した結果について述べた．ビデオフレームレートで参照画像の位置と姿勢を求め，参照画像をトラッキングすることに成功した．また，オクルージョンや照明変動等に，ロバストなトラッキングであることを確認した．ロジック記述用 C 言語 Handel-C により，マッチトフィルタ法のすべての回路を，並列処理やパイプライン処理を含めて記述できた．

今後の課題として，ロバスト性の定量的な評価があげられる．さらに，位相限定相関法やハフフーリエ変換法など他の画像照合アルゴリズムや，SNAKE に代表される変形をトラッキングするアルゴリズムを FPGA 実装する予定である．

【参考文献】

1) Casasent, D. and Psaltis, D., *New Optical Transforms for Pattern and Recognition*, Proceedings of IEEE, Vol. 65, No. 1, pp.77–84, January, 1977.

2) Chen, Q., Defries, M, and Deconinck, F., *Symmetric Phase-Only Matched Filtering of Fourier-Mellin Transforms for Image Registration and Recognition*, IEEE Trans. PAMI, Vol.16, No.12, pp.1156–1168, 1994.

3) Onishi, H. and Suzuki, H., *Detection of Rotation and Parallel Translation Using Hough and Fourier Transforms*, Proc. 1996 Int. Conf. on Image Processing, Vol.3, pp.827–830, 1996.

4) Ballard, D., H., *Generalizing the Hough Transform to Detect Arbitrary Shapes*, Pattern Recognition, Vol. 13, No. 2, pp.111–122, 1981.